

PCI-1751

**48-канальная плата цифрового
ввода/вывода и счетчика-таймера
для шины PCI**

Руководство пользователя

Авторские права

Авторским правом на настоящую документацию и программное обеспечение, поставляемое с описываемым продуктом, с 1998 года обладает Advantech Co., Ltd. Все права защищены. Advantech Co., Ltd. оставляет за собой право вносить любые изменения в продукт, описанный в настоящем руководстве в любое время без дополнительного уведомления.

Никакая часть настоящего руководства не может быть воспроизведена, скопирована, переведена или передана в любой форме и любыми средствами без предварительного письменного разрешения фирмы ПРОСОФТ. Информация, представленная в настоящем руководстве, рассматривается производителем как точная и проверенная. Однако Advantech Co., Ltd. не несет никакой ответственности ни за характер ее использования, ни за нарушение авторских прав других фирм в результате ее некорректного использования.

Торговые марки

PC-LabCard является торговой маркой Advantech Co., Ltd.

IBM и PC являются торговыми марками International Business Machines Corporation.

MS-DOS и Windows являются торговыми марками Microsoft Corporation.

Intel и Pentium являются торговыми марками Intel Corporation.

Маркировка CE

Плата PCI-1751, разработанная Advantech CO., LTD., удовлетворяет европейским нормам совместимости (CE), при условии, что для внешней разводки используются экранированные кабели. Мы рекомендуем использовать такого рода экранированные кабели, которыми Advantech также располагает. За информацией для заказа обращайтесь к местному поставщику.

Оперативная техническая поддержка.

Для получения технической поддержки просим обращаться на наш web-сайт службы поддержки

<http://eservice.advantech.com.tw/eservice/>

Содержание

Глава 1. Общие сведения	4
1.1. Введение	4
1.2. Основные характеристики	5
1.3. Область применения	5
1.4. Технические характеристики	5
Глава 2. Установка	7
2.1. Первичный осмотр	7
2.2. Распаковка	7
2.3. Перемычки	8
2.3.1. Установки перемычек для программной настройки портов на ввод или вывод	8
2.3.2. Использование перемычек для назначения портов портами вывода	9
2.3.3. Перемычка JP4. Восстановление портами состояния до перезагрузки	9
2.4. Выбор источника тактовой частоты	10
2.5. Структурная схема PCI-1751	11
2.6. Назначение контактов соединителя	12
2.7. Инструкции по установке	13
Глава 3. Работа с платой	14
3.1. Порты цифрового ввода/вывода	14
3.1.1. Введение	14
3.1.2. ППИ 8255 Режим 0	14
3.1.3. Функция прерывания сигналов ввода/вывода	15
3.1.4. Управление вводом/выводом	15
3.1.5. Первоначальные установки	16
3.1.6. Дискретный ввод - сухие контакты	16
3.2. Работа счетчика/таймера	17
3.2.1. Введение	17
3.2.2. Таймер 0&1: Два 16-битных таймера или один 32-битный	18
3.2.3. Счетчик 2	19
3.2.4. Частота и прерывание счетчика/таймера	19
3.3. Функция прерывания	19
3.3.1. Введение	19
3.3.2. Уровень прерываний	20
3.3.3. Регистр управления прерыванием (Base + 32)	20
3.3.4. Управление источником прерывания	20
3.3.5. Управление запускающим перепадом сигнала прерывания	21
3.3.6. Бит флага прерывания	22

Приложение А. Счетчик/таймер Intel 8254	23
А.1. Введение	23
А.2. Регистры управления и чтения/записи счетчика	23
А.3. Режимы работы счетчика	26
А.4. Операции счетчика	28
А.5. Область применения счетчика	29
Приложение Б. Формат регистров PCI-1751	30

Глава 1. Общие сведения

1.1. Введение

PCI-1751 является 48-канальной платой цифрового ввода/вывода и счетчика/таймера, устанавливается на шину PCI. Плата обеспечивает 48 независимых каналов цифрового ввода/вывода, а также 3 таймера. Плата эмулирует Режим 0 схемы программируемого периферийного интерфейса 8255 (далее ППИ), причем буферные цепи PCI-1751 обеспечивают большую производительность, чем ППИ 8255.

Для обеспечения 48 каналов цифрового ввода/вывода плата эмулирует две схемы ППИ 8255. Каналы разделены на шесть 8-битовых портов: A0, B0, C0, A1, B1 и C1. Каждый порт программно конфигурируется на ввод или вывод. Способность обрабатывать двухканальное прерывание обеспечивает гибкость в формировании прерываний для ПК. Каждый контакт соединителя может выдавать цифровой сигнал одновременно со сгенерированным платой прерыванием. Для легкого и надежного подключения полевых устройств данная плата использует один 68-контактный соединитель.

Две другие отличительные особенности дают плате PCI-1751 практические преимущества в промышленных применениях. При «горячем» перезапуске системы (без отключения питания) PCI-1751 сохраняет последние установки порта ввода/вывода и значения выхода, если пользователь включил эту функцию установкой переключки JP4. Иначе установки порта и значения выходов возвращаются к своему безопасному стандартному состоянию или состоянию, определяемому установкой других переключек. Вторая полезная особенность PCI-1751 – кроме вольтового входа, плата поддерживает прием сигнала «сухих» контактов, что делает подключение к ней устройств более легким.

Нумерация

Все числа в настоящем руководстве, если не указано иное, имеют десятичный формат. Например, если адрес регистра дан как (Base + 32), десятичное число “32” должно быть добавлено к базовому адресу платы.

1.2. Основные характеристики

- * 48-каналов дискретного ввода/вывода уровня TTL
- * Эмуляция ППИ 8255 в Режиме 0
- * Благодаря буферным цепям - повышенная пропускная способность
- * Генерация прерываний
- * Запуск внешних устройств посредством вывода сигнала прерывания
- * 68-контактный соединитель SCSI высокой плотности
- * Обратное чтение состояния каналов вывода
- * Два 16-битных таймера могут объединяться в один 32-битный, а также генерировать прерывания сторожевого таймера
- * Один 16-битный счетчик для генерации прерываний по входящим событиям
- * Сохраняет установки порта ввода/вывода и состояния выходов после «горячей» перезагрузки системы.
- * Поддержка «сухих» контактов

1.3. Область применения

- * Контроль и управление промышленными устройствами
- * Контроль и управление реле и др. коммутационными устройствами
- * Параллельная передача данных
- * Контроль сигналов TTL-, DTL-, CMOS-логики
- * Управление движущихся индикаторов на светодиодах

1.4. Технические характеристики

- * **Каналы:** 48 цифровых каналов ввода/вывода
- * **Режим программирования:** Режим 0 8255 ППИ
- * **Ввод**
Уровень логической 1: от 2,0 до 5,25 В,
нагрузочная способность 20 мА
Уровень логического 0: от 0,0 до 0,8 В,
нагрузочная способность 0,2 мА

- * **Вывод**
 - Уровень логической 1:** не более 2,4 В,
нагрузочная способность 15 мА
 - Уровень логического 0:** не менее 0,4 В,
нагрузочная способность 24 мА
- * **Источники прерываний:**
PC00, PC04, PC10, PC14, Таймер 1 и Счетчик 2.
- * **Скорость передачи (зависит от ПО и аппаратных характеристик компьютера):**
номинальная: 1 МВ/сек (DOS, процессор - Pentium® 100 МГц)
максимальная: 1,5 МВ/сек
- * **Соединитель: 68-контактный SCSI-II (розетка)**
- * **Диапазон рабочих температур: 0...+70 °С**
- * **Температура хранения: -20...+80 °С**
- * **Относительная влажность: 5...95 % без конденсации**
- * **Размеры: 170 мм x 100 мм**

Глава 2. Установка

2.1. Первичный осмотр

Перед установкой PCI-1751 проверьте плату на предмет видимых повреждений. Перед отправкой плата была тщательным образом механически и электрически проверена. По получении она не должна содержать никаких отметок и должна быть исправна.

Сразу после распаковки платы PCI-1751 проверьте ее на предмет повреждений, связанных с перевозкой (повреждения упаковки, царапины, вмятины и т. п.). Если она повреждена или не полностью укомплектована, немедленно известите наш сервисный отдел или наше местное торговое представительство, а также незамедлительно вызовите доставщика и сохраните коробку и упаковочный материал для предъявления доставщику. В этом случае мы примем меры к восстановлению или замене устройства.

2.2. Распаковка

Плата PCI-1751 содержит компоненты, чувствительные к статическому электричеству. Перед тем как взять плату в руки, снимите статический заряд, прикоснувшись к любому заземленному металлическому предмету, например к задней панели системного блока.

Взявшись за крепежную скобку, выньте плату из защитной упаковки. Чтобы избежать статического разряда, который может повредить интегральные схемы, держите плату только за ее края. Сохраняйте антистатическую упаковку. Всякий раз, когда Вы вынимаете плату из компьютера, храните плату в этой защитной упаковке.

Также необходимо избегать контакта с материалами, которые могут накапливать статическое электричество, такими как пластик, винил, пенопласт.

Проверьте содержимое упаковки. Внутри коробки должна быть плата, настоящее руководство и CD-ROM. Убедитесь в комплектности поставки.

2.3. Перемычки

Плата PCI-1751 разработана удобной в использовании. Плата поддерживает спецификацию "plug and play", то есть все соответствующие шинные выполняются автоматически программным обеспечением. Только две функции определяются пользовательскими установками 11 перемычек. В следующем разделе описывается конфигурирование платы с помощью перемычек. Местоположение перемычек показано на ниже следующем рисунке.

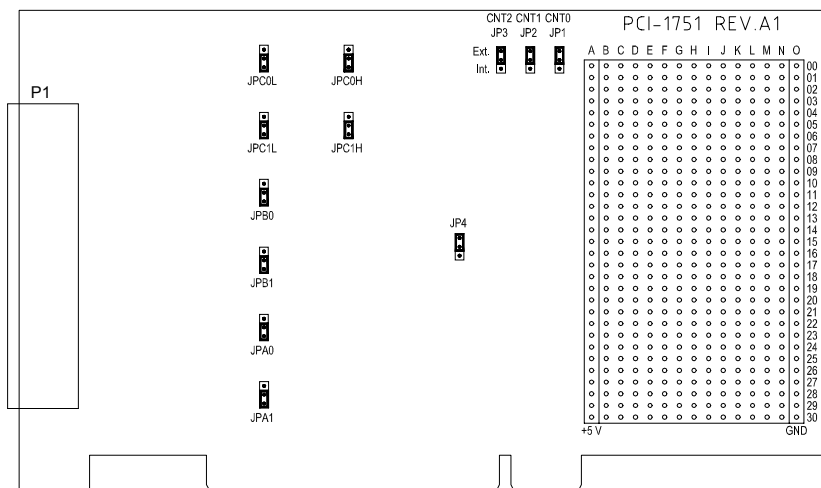


Рис 2.1. Расположение перемычек на плате PCI-1751

2.3.1. Установки перемычек для программной настройки портов на ввод или вывод

Закорачивание двух верхних контактов перемычек JPA0, JPB0, JPC0L, JPC0H, JPA1, JPB1, JPC1L и JPC1H позволяет устанавливать соответствующие порты как порты ввода или вывода посредством программного обеспечения (JPA0 – соответствует порту A0, JPB0 – порту B0 и т. д.). Первоначальное состояние каждого порта после подачи питания или перезагрузки компьютера будет определяться по входу как логическая 1 (напряжение высокого уровня) при условии, что внешние сигналы не подключены и перемычка JP4 не определяет иное (См. ниже раздел 2.3.3).

2.3.2. Использование перемычек для назначения портов портами вывода

Закорачивание двух нижних контактов перемычек JPA0, JPB0, JPC0L, JPC0H, JPA1, JPB1, JPC1L и JPC1H определяет соответствующие порты как порты вывода (JPA0 – соответствует порту A0, JPB0 – порту B0 и т. д.). Закорачивание двух нижних контактов перемычки соответствующего порта запрещает программное конфигурирование порта на ввод. Первоначальное состояние каждого порта после подачи питания или перезагрузки компьютера будет логический 0 (напряжение высокого уровня) при условии, что внешние сигналы не подключены и перемычка JP4 не определяет иное (См. ниже раздел 2.3.3).







2.3.3. Перемычка JP4. Восстановление портами состояния до перезагрузки

Перемычка JP4 наделяет плату PCI-1751 новой полезной функцией. При включенной перемычке JP4 (см. рис.3.3), плата «запоминает» установки портов ввода/вывода и значения всех выходов, и в случае «горячей перезагрузки», установки и величины выходных сигналов каждого канала восстанавливаются такими, какими были непосредственно перед перезапуском. Данная функция работает как с портами, определяемыми программно, так и с портами, сконфигурированными как порты вывода посредством перемычек. Эта особенность позволяет плате, в зависимости от приложения, перезагружаться без полной остановки процессов, контролируемых платой (так как выходные значения портов остаются неизменными и прерываются лишь на непродолжительное время).

Полная потеря питания платой очищает память. Таким образом, даже если перемычка JP4 «включена» и прекратится питание платы, первоначальное состояние платы по включении питания будет состоянием «по умолчанию» для портов, конфигурируемых программно, и состоянием с напряжением низкого уровня выходного сигнала для портов, конфигурируемых перемычками.

2.4. Выбор источника тактовой частоты

Переключки JP1, JP2 и JP3 используются для выбора источника тактовой частоты для Таймера 0, Таймера 1 и Счетчика 2, соответственно. Закорачивание двух верхних контактов переключки выбирает внешний источник тактового сигнала, а закорачивание двух нижних контактов – внутренний источник тактового сигнала. Однако внутренний источник тактового сигнала Таймера 1 соединен с выходом Таймера 0, таким образом, закорачивание двух верхних контактов JP2 приводит к каскадированию Таймера 0 и Таймера 1 в 32-битный таймер.

Номер переключки	Функция	
JPA0, JPA1 – порты A0, A1 JPB0, JPB1 – порты B0, B1 JPC0L, JPC1L – порты C0, C1 JPC0H, JPC1H – порты A0, A1	 1	Определяет порт как порт вывода
	 1	Позволяет программно конфигурировать порт как порт ввода или вывода
JP1 – Таймер 0 JP2 – Таймер 1 JP3 – Счетчик 2	 1	Определяет внешний источник тактового сигнала
	 1	Определяет внутренний источник тактового сигнала (заводская установка)
JP4	 1	После перезагрузки все порты возвращаются в состояние, непосредственно предшествовавшее перезагрузке
	 1	После перезагрузки все программно конфигурируемые порты возвращаются в состояние по умолчанию, а порты вывода, регулируемые переключками – в состояние низкого уровня выходного сигнала

2.5. Структурная схема PCI-1751

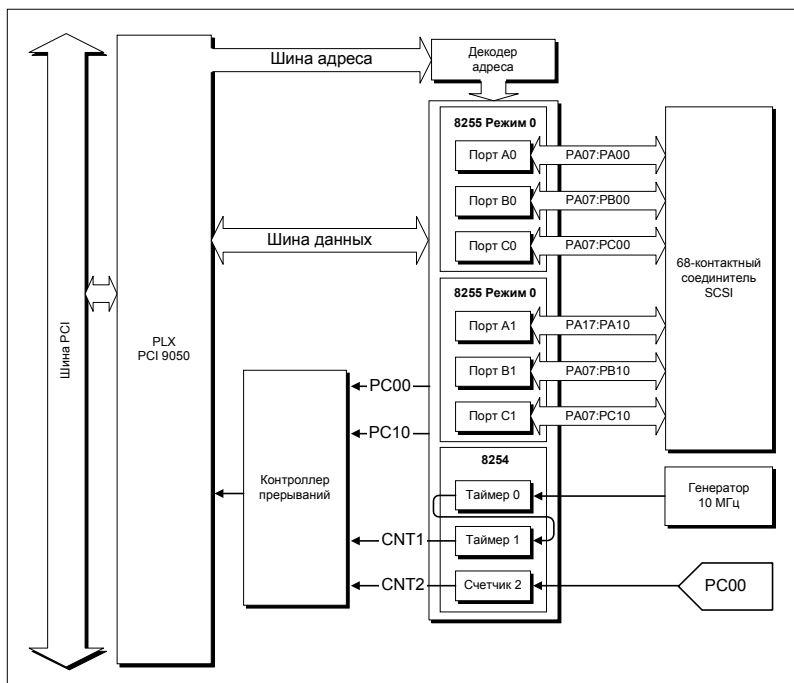


Рис. 2.2. Структурная схема PCI-1751

2.6. Назначение контактов соединителя

Таблица 2.1. Назначение контактов соединителя

PA00	1	35	PA10		
PA01	2	36	PA11		
PA02	3	37	PA12		
PA03	4	38	PA13		
PA04	5	39	PA14		
PA05	6	40	PA15		
PA06	7	41	PA16		
PA07	8	42	PA17		
GND	9	43	GND		
PB00	10	44	PB10		
PB01	11	45	PB11		
PB02	12	46	PB12		
PB03	13	47	PB13		
PB04	14	48	PB14		
PB05	15	49	PB15		
PB06	16	50	PB16		
PB07	17	51	PB17		
GND	18	52	GND		
PC00	19	53	PC10		
PC01	20	54	PC11		
PC02	21	55	PC12		
PC03	22	56	PC13		
PC04	23	57	PC14		
PC05	24	58	PC15		
PC06	25	59	PC16		
PC07	26	60	PC17		
GND	27	61	GND		
CNT0_OUT	28	62	CNT0_CLK		
GND	29	63	CNT0_G		
CNT1_OUT	30	64	CNT1_CLK		
GND	31	65	CNT1_G		
CNT2_OUT	32	66	CNT2_CLK		
INT_OUT	33	67	CNT2_G		
VCC	34	68	VCC		

Контакт	Назначение
PA00... PA07	Порт A0
PA10... PA17	Порт A1
PB00... PB07	Порт B0
PB10... PB17	Порт B1
PC00... PC07	Порт C0
PC10... PC17	Порт C1
CNT0_OUT CNT1_OUT CNT2_OUT	Выходы Таймера 0, Таймера 1, Счетчика 2
CNT0_CLK CNT1_CLK CNT2_CLK	Внешний источник тактовой частоты Таймера 0, Таймера 1, Счетчика 2
CNT0_G CNT1_G CNT2_G	Строблирующий (управляющий) сигнал Таймера 0, Таймера 1, Счетчика 2
INT_OUT	Вывод прерывания. Устанавливается в состояние логической 1 при генерации PCI-1751 прерывания и возвращается в состояние логического 0 при сбросе прерывания
GND	Земля
VCC	Вывод напряжения +5 В

Рис 2.3. 68-контактный разъем
PCI-1751

2.7. Инструкции по установке

PCI-1751 может устанавливаться в любой PCI-слот компьютера. Тем не менее, во избежание каких-либо ошибок, прежде чем последовать приведенным ниже инструкциям по установке, изучите руководство пользователя компьютера.

1. Выключите компьютер и все, подключенные к нему периферийные устройства.



Внимание! ВЫКЛЮЧАЙТЕ компьютер всякий раз, когда вставляете/вынимаете плату или присоединяете/отсоединяете кабель.

2. Отсоедините шнур питания, а также все кабели от задней панели компьютера.

3. Снимите крышку компьютера.

4. Выберите любой свободный PCI-слот. Удалите винт, который крепит заглушку слота расширения к системному блоку. Не выбрасывайте винт, так как этим же винтом плата крепится к системному блоку.

5. Осторожно возьмитесь за верхний край платы. Выровняйте крепежную скобку платы с отверстием на корпусе компьютера, а краевой разъем платы с гнездом слота расширения. Осторожно, но с усилием надавите на плату в направлении гнезда. Убедитесь, что плата крепко сидит в гнезде.

6. Закрепите плату, привинтив крепежную скобку к задней панели компьютера.

7. Присоедините к плате необходимые принадлежности (кабель с разъемом DB-68, клеммник и т. п.).

8. Закройте крышку компьютера. Подсоедините кабели, удаленные при выполнении п. 2.

9. Включите питание компьютера.

Глава 3. Работа с платой

Настоящая глава описывает эксплуатационные характеристики PCI-1751. Поставляемый с платой драйвер позволяет пользователю получить доступ ко всем ресурсам платы, минуя процесс низкоуровневого программирования (исчерпывающая информация в Руководстве пользователя на поставляемый с платой драйвер). В данной главе содержится полезная информация для желающих произвести низкоуровневое программирование платы самостоятельно.

3.1. Порты цифрового ввода/вывода

3.1.1. Введение

Плата PCI-1751 эмулирует в Режиме 0 две микросхемы программируемого периферийного интерфейса, причем с более высокой пропускной способностью в сравнении со стандартной микросхемой ППИ 8255. Каждая микросхема 8255 имеет 24 программируемых канала ввода/вывода, которые образуют три 8-разрядных порта. Всего 48 каналов ввода/вывода от двух микросхем образуют 6 портов, обозначенных как PA0, PB0, PC0, PA1, PB1 и PC1. Каждый порт может программироваться как порт ввода или как порт вывода. Выводы Порта A0 обозначены как PA00, PA01,..., PA07; выходы Порта B0 обозначены как PB00, PB01,..., PB07, и т. д. Эти имена портов используются как в настоящем руководстве, так и в программном обеспечении. См. раздел 2.6. Назначение контактов соединителя.

3.1.2. ППИ 8255 Режим 0

Основные характеристики Режимы 0 ППИ 8255 в себя включают:

- два 8-битных порта ввода/вывода – Порт А (РА) и Порт В (РВ)
- Порт С разделен на два полубайтных порта ввода/вывода: РС старший и РС младший
- любой порт может использоваться либо как порт ввода, либо как порт вывода
- выходные данные порта могут быть считаны

3.1.3. Функция прерывания сигналов ввода/вывода

Два контакта ввода/вывода (PC00 и PC10) могут быть использованы для генерации аппаратных прерываний. Для выбора источника прерывания пользователь может программировать регистр управления прерыванием (Base + 32). Подробная информация об управлении прерыванием в разделе 3.3. Функция прерывания.

3.1.4. Управление вводом/выводом

Если порты не конфигурируются переключателями, для определения порта как порта ввода или вывода, необходимо записать управляющее слово в регистр конфигурации определенного порта (Base + 3 для Porta 0 и Base + 7 для Porta 1). Установки переключателей см. в разделе 2.3. Таблица 3.1. иллюстрирует формат управляющего слова.

Таблица 3.1. Битовая карта регистра конфигурации

D7	D6	D5	D4	D3	D2	D1	D0
Не используется	Не используется	Не используется	Порт А	Порт С старший полубайт	Не используется	Порт В	Порт С младший полубайт
			0 - вывод 1 - ввод	0 - вывод 1 - ввод		0- вывод 1- ввод	0 - вывод 1 - ввод

Примечание. Запись управляющего слова не будет иметь никакого эффекта, если соответствующий порт определен как порт вывода с помощью переключки.

Внимание! *Перед определением какого-либо порта как порта вывода посредством программного обеспечения убедитесь, что была также определена корректная выходная величина. Выходное напряжение на выходе появится сразу после записи управляющего слова. Если выходная величина не была определена, напряжение на выходе будет неопределенным (либо 0, либо 1), что может служить причиной опасной ситуации.*



3.1.5. Первоначальные установки

Первоначальная конфигурация каждого порта зависит от положения перемычки соответствующего порта ввода/вывода, от положения перемычки JP4 и от того была ли система перегружена или питание компьютера было полностью отключено. Если перемычка JP4 «отключена», все порты, сконфигурированные программно, во время загрузки или перезагрузки системы автоматически определяются как порты ввода с входным сигналом логической 1 (высокий уровень).

Все порты, определенные перемычками как порты вывода, при загрузке или перезагрузки системы назначаются как порты вывода с выходным сигналом логического нуля (0 В) на всех выводах порта.

Если перемычка JP4 «включена», после перезагрузки все порты вернуться в состояние, в котором они были непосредственно перед перезагрузкой. Для возврата портов в свои предшествовавшие перезагрузке состояния, перезагрузка должна быть «горячей», то есть питание не отключается. В противном случае, плата ведет себя как если бы перемычка JP4 была отключена. Более подробная информация в разделе 2.3. Перемычки.

3.1.6. Дискретный ввод - сухие контакты

Каждый канал цифрового ввода принимает либо сухой контакт, либо напряжение + 5 В. Способность принимать сухой контакт позволяет каналу отвечать на изменения во внешних цепях, где нет напряжения, например замыкание переключателя. Рисунок 3.1. показывает внешнюю цепь с входом напряжения и входом типа сухой контакт, подключенных как источники цифрового ввода к одному из каналов цифрового ввода платы.

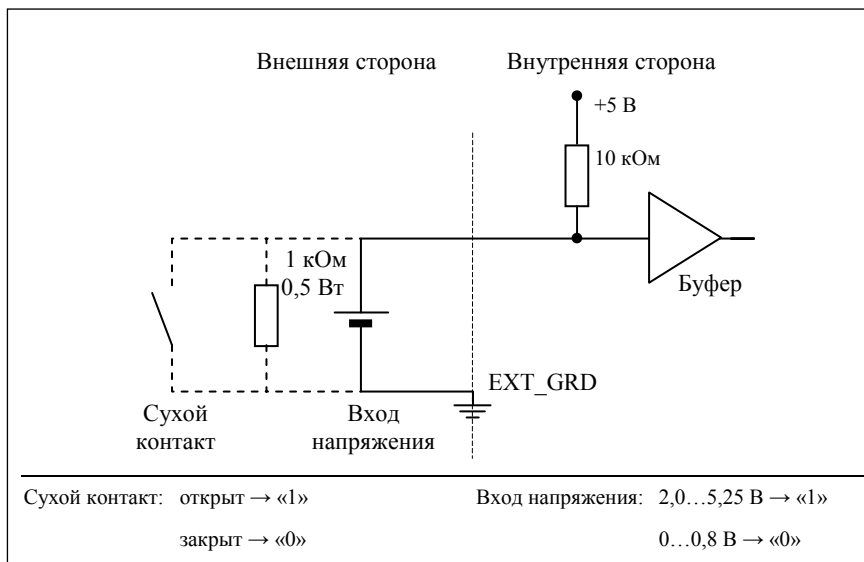


Рис. 3.1. Сухой контакт и вход напряжения

Примечание. Если используется вход напряжения и внутреннее сопротивление источника напряжения достаточно велико (более 1,5 кОм), это может служить причиной некорректной работы. Во избежание повышения внутреннего напряжения источника, рекомендуется параллельно источнику напряжения подключить сопротивление 1,5 кОм.

3.2. Работа счетчика/таймера

3.2.1. Введение

Плата PCI-1751 содержит совместимую с ППИ 8254 микросхему программируемого счетчика/таймера, которая содержит три 16-битных счетчика, обозначенных как Таймер 0, Таймер 1 и Счетчик 2. Каждый счетчик имеет шесть режимов работы. Таймер 0 и Таймер 1 могут использоваться отдельно или включаться каскадно, образуя 32-битный таймер. Таймер 1 и Счетчик 2 могут генерировать прерывания. Дополнительная информация по режимам работы микросхемы счетчика в Приложении А. Структурная схема счетчика/таймера показана на рисунке 3.2.

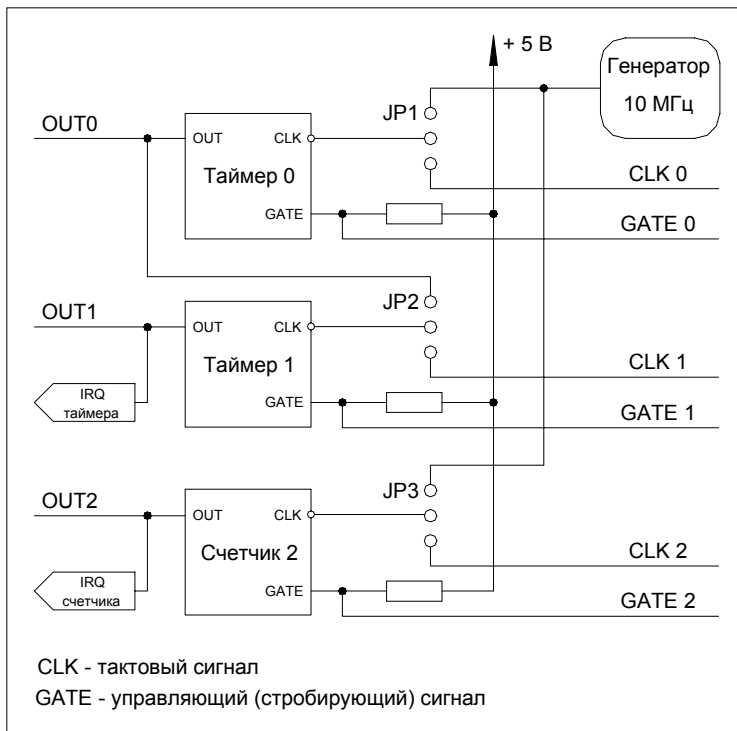


Рис. 3.2. Структура счетчика/таймера

3.2.2. Таймер 0&1:

Два 16-битных таймера или один 32-битный

Таймер 0 и Таймер 1 микросхемы счетчика могут, как использоваться отдельно, так и включаться каскадно, образуя 32-битный программируемый таймер, что определяется положением переключки JP2. Если переключкой определено, что источник тактовой частоты Таймера 1 внешний, Таймер 0 и Таймер 1 используются отдельно как два независимых 16-битных таймера. Если переключкой определено, что источник тактовой частоты Таймера 1 внутренний (то есть выход Таймера 0 является входом Таймера 1), Таймер 0 и Таймер 1 образуют 32-битный таймер.

Установка переключки JP1 назначает Таймеру 0 внешний источник тактовой частоты, что позволяет использовать каскад Таймера 0 и Таймера 1 как 32-разрядный счетчик событий.

3.2.3. Счетчик 2

Счетчик 2 может использоваться как 16-битный таймер или как счетчик событий, что определяется установкой JP3. Если источник тактовой частоты определен как внешний, Счетчик 2 является 16-битным таймером. Если источник тактовой частоты определен как внутренний, Счетчик 2 является счетчиком событий в Режиме 0 (Прерывание по достижению заданного счета). Режим 0 устанавливается посредством поставляемого с платой драйвера.

3.2.4. Частота и прерывание счетчика/таймера

Входная тактовая частота счетчика/таймера – 10 МГц. Выходы Таймера 1 и Счетчика 2 могут генерировать системные прерывания (см. раздел 3.3). Максимальная и минимальная частота сигнала прерывания $10 \text{ МГц}/2 = 5 \text{ МГц}$ и $10 \text{ МГц}/(65535 \times 65535) = 0,002328 \text{ Гц}$, соответственно.

Когда устанавливается управление стробирующим сигналом, входы стробирующих импульсов счетчиков/таймеров по внутренней цепи подключаются к напряжению +5 В. Однако пользователь также может это установить, используя контакты внешнего соединителя (CNT0_G, CNT1_G и CNT2_G).

3.3. Функция прерывания

3.3.1. Введение

Две линии каждого порта ввода/вывода (C0 и C4) а также выходы двух из трех счетчиков (Таймер 1 и Счетчик 2) заведены на схему прерываний. Регистр управления прерыванием (раздел 3.3.3) платы PCI-1751 определяет то, как комбинация шести сигналов будет генерировать прерывания. Одновременно могут быть сгенерированы два сигнала запроса на прерывание, после чего программное обеспечение может обслужить эти два запроса с помощью подпрограммы обслуживания прерываний (ПОП). Источники двухканального прерывания наделяют плату большей производительностью и гибкостью.

3.3.2. Уровень прерываний

Уровень прерываний определяется BIOS и хранится в контроллере шины PCI. Пользователям нет необходимости устанавливать уровень прерывания самостоятельно. Настоящей платой используется только один уровень прерывания, не смотря на то, что она имеет два источника прерываний.

3.3.3. Регистр управления прерыванием (Base + 32)

Регистр управления прерыванием (Base + 32) управляет источником, фронтом и флагом сигнала прерывания. Таблица 3.2. представляет собой битовую карту регистра управления прерыванием. Данные могут быть, как записаны в регистр, так считаны из него. При записи используется регистр управления, при считывании – регистр состояния.

Таблица 3.2. Битовая карта регистра управления прерыванием

№ порта	Порт 1				Порт 0			
	Bit	D7	D6	D5	D4	D3	D2	D1
Сокращение	F1	E1	M11	M10	F0	E0	M01	M00

Здесь:

M00 и **M01** – выбор режима Порта 0;

M10 и **M11** – выбор режима Порта 1;

E0, **E1** – управление фронтом сигнала запуска;

F0, **F1** – флаги.

3.3.4. Управление источником прерывания

Биты «выбора режима» в регистре управления прерыванием определяют допустимые источники сигналов генерирующих прерывание. Биты 0 и 1 определяют источник прерываний для Порта 0, а биты 4 и 5 определяют источник прерываний для Порта 1, как это показано ниже на рис. 3.3. Таблица 3.3. показывает зависимость источника прерываний от значения битов выбора режима.

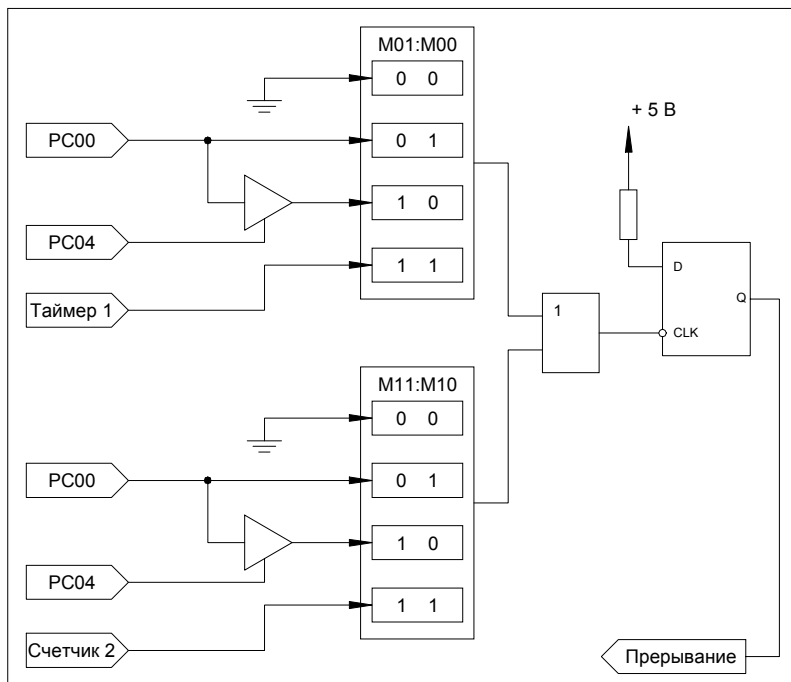


Рис. 3.3. Источники прерываний

Таблица 3.3. Режимы прерывания

Порт 1			Порт 0		
M11	M10	Описание	M01	M00	Описание
0	0	Запретить прерывание	0	0	Запретить прерывание
0	1	Источник – PC10	0	1	Источник – PC00
1	0	Источник – PC10&PC14	1	0	Источник – PC00&PC04
1	1	Источник – Счетчик 2	1	1	Источник – Таймер 1

3.3.5. Управление запускающим перепадом сигнала прерывания

Прерывание может быть инициализировано либо передним, либо задним фронтом сигнала прерывания, что определяется величиной записанной в бит «управления запускающим перепадом», в регистр управления прерыванием, как показано в таблице 3.4.

Таблица 3.4. Бит выбора запускающего перепада

E0, E1	Запускающий перепад сигнала прерывания
1	Запуск по переднему фронту
0	Запуск по заднему фронту

3.3.6. Бит флага прерывания

Бит «флаг прерывания» показывает состояние прерывания. Бит имеет атрибут «чтение/запись». Чтением этого бита можно узнать состояние прерывания, записью «1» - сбросить прерывание. Чтобы подпрограмма обслуживания прерываний могла обработать следующий входящий запрос на прерывание, бит должен быть очищен.

Таблица 3.5. Флаг прерывания

F0, F1		Статус прерывания
Чтение	1	Прерывание существует
Чтение	0	Нет прерывания
Запись	1	Сброс прерывания
Запись	0	Не используется

Приложение А. Счетчик/таймер Intel 8254

А.1. Введение

Плата PCI-1751 использует один Intel 8254 совместимый программируемый счетчик/таймер. Популярная микросхема 8254 предоставляет собой три независимых 16-битных вычитающих счетчика. Каждый счетчик имеет вход тактового сигнала, вход сигнала управления (стробирующий сигнал) и выход. Каждый счетчик можно запрограммировать на величину счета от 2 до 65535.

Максимально возможная входная тактовая частота для 8254 – 1 МГц. Тактовой частотой 1 МГц микросхему счетчика обеспечивает встроенный в плату PCI-1751 кварцевый генератор.

На плате PCI-1751 Таймер 0 и Таймер 1 микросхемы 8254 могут, как использоваться отдельно, так и включаться каскадно, образуя 32-битный программируемый таймер, что определяется положением переключки JP2. Если переключкой определено, что источник тактовой частоты Таймера 1 внешний, Таймер 0 и Таймер 1 используются отдельно как два независимых 16-битных таймера. Если переключкой определено, что источник тактовой частоты Таймера 1 внутренний (то есть выход Таймера 0 является входом Таймера 1), Таймер 0 и Таймер 1 образуют 32-битный таймер. Установка переключки JP1 назначает Таймеру 0 внешний источник тактовой частоты, что позволяет использовать каскад Таймера 0 и Таймера 1 как 32-разрядный счетчик событий. Дополнительная информация в разделе 2.3.

А.2. Регистры управления и чтения/записи счетчика

Программируемый счетчик-таймер 8254 для чтения, записи и управления функциями счета использует четыре регистра по адресам BASE + 24(Dec), BASE + 26(Dec), BASE + 28(Dec) и BASE + 30(Dec).

Ниже показано назначение регистров:

Адрес регистра (десятичный)	Назначение
BASE + 24	чтение/запись Счетчика 0
BASE + 26	чтение/запись Счетчика 1
BASE + 28	чтение/запись Счетчика 2
BASE + 30	слово управления счетом

Так как счетчик 8254 использует 16-разрядную структуру, каждая секция данных чтения/записи разбита на младший байт МБ и старший байт СБ. Чтобы избежать ошибок, важно производить операции чтения/записи попарно и отслеживать последовательность байтов.

Ниже приведен формат данных для управления регистрами.

Регистр BASE+30 для управления 8254, стандартный режим								
Разряд	D7	D6	D5	D4	D3	D2	D1	D0
Значение	SC1	SC0	RW1	RW0	M2	M1	M0	BCD

Описание:

SC1&SC0

Выбор счетчика

Счетчик	SC1	SC0
0	0	0
1	0	1
2	1	0
Команда чтения после записи	1	1

RW1&RW0

Выбор операции чтения/записи

Операция	RW1	RW0
Зашелка счетчика	0	0
Чтение/запись МБ	0	1
Чтение/запись СБ	1	0
Сначала чтение/запись МБ, затем чтение/запись СБ	1	1

M2, M1&M0

Выбор режима функционирования

Режим		M2	M1	M0
0	Прерывание терминального счета	0	0	0
1	Программируемый ждущий мультивибратор	0	0	1
2	Импульсный генератор частоты	X	1	0
3	Генератор меандра	X	1	1
4	Программируемый строб	1	0	0
5	Аппаратноформируемый строб	1	0	1

BCD

Выбор кодирования

BCD	Тип
0	Двоичное кодирование счета
1	Двоично-десятичное кодирование счета

Если устанавливается двоичный счет, счет может производиться до любого числа из диапазона 0...65535. Если устанавливается двоично-десятичный счет, счет может производиться до любого числа из диапазона 0...9999.

Если биты SC1 и SC0 устанавливаются в 1, регистр управления счетчиком находится в режиме обратного чтения. Тогда формат регистра данных:

Регистр BASE+30 для управления 8254, режим обратного чтения								
Разряд	D7	D6	D5	D4	D3	D2	D1	D0
Значение	1	1	CNT	STA	C2	C1	C0	X

CNT = 0 – защелка счета выбранного счетчика(ов)

STA = 0 – защелка состояния выбранного счетчика(ов)

C2, C1 и C0 выбирают счетчик для операции обратного чтения

C2 = 1 выбирает Счетчик 2

C1 = 1 выбирает Счетчик 1

С0 = 1 выбирает Счетчик 0

Если Вы устанавливаете SC1 и SC0 в 1, а STA в 0, регистр, выбранный битами C0...C2, содержит байт, который показывает состояние счетчика.

Тогда формат данных регистра чтения/записи счетчика

Регистры BASE+24/25/28. Режим обратного чтения слова состояния

Разряд	D7	D6	D5	D4	D3	D2	D1	D0
Значение	OUT	NC	RW1	RW0	M2	M1	M0	BCD

OUT – текущее состояние выхода счетчика

NC – нулевой счет = 1, когда последний счет, записанный в регистр счетчика, был загружен в считающий элемент.

А.3. Режимы работы счетчика

Режим 0. Останов по достижению заданного значения

После установки данного режима работы первоначально на выходе будет сигнал низкого уровня. После загрузки результата счета в соответствующий счетчику регистр счета на выходе по-прежнему останется сигнал низкого уровня, а счетчик начнет счет. По достижении счетчиком терминального счета, на его выходе установится сигнал высокого уровня и останется таковым пока счетчик не будет перегружен изменением режима или величины нового счета. По достижении счетчиком величины окончания счета он продолжает отрицательные приращения.

Перезапись регистра счетчика во время счета приводит к следующим результатам:

1. Запись в первый байт останавливает текущий счет.
2. Запись во второй байт инициализирует новый счет.

Режим 1. Программируемый ждущий мультивибратор

Первоначально выход счетчика высокого уровня. Сигнал низкого уровня установится на выходе счетчика по нарастающему фронту входного сигнала управления. По достижении конца счета выходной сигнал примет высокий уровень. Загрузить новой величины счета при низком выходе не влияет на продолжительность текущего импульса до

последующего запуска. Текущий счет можно посмотреть в любое время, не нарушая процесса счета. Мультивибратор перезапускаемый, поэтому при полном счетчике после прихода переднего фронта управляющего сигнала выход останется низким.

Режим 2. Импульсный генератор частоты

В течение одного периода сигнала тактовой частоты выход счетчика будет низким. Период между выходными импульсами соответствует числу входных импульсов в регистре счетчика. Если перезагрузить регистр счетчика в промежутке между выходными импульсами, это отразится только на следующем периоде и никак не повлияет на текущий период.

Входной сигнал управления, будучи низким, будет удерживать выход счетчика высоким. Когда приходит высокий входной сигнал управления, счетчик начинает новый счет с исходной величины. Таким образом, входной управляющий сигнал можно использовать для синхронизации счетчика.

В этом режиме выход останется высоким до загрузки регистра счета. Также можно синхронизировать выход счетчика программно.

Режим 3. Генератор прямоугольных сигналов

Этот режим похож на режим 2, за исключением того, что выход остается высоким пока не будет выполнена половина счета (для четных чисел), и остается низким на протяжении оставшейся половины счета. Это достигается декрементированием счетчика на два по заднему фронту тактового импульса. Когда счетчик достигает конца счета, состояние выхода меняется, счетчик перезагружается с полным заданием и весь процесс повторяется. Если задание счета число нечетное и выход высокий, первый тактовый импульс декрементирует счетчик на 1. Все последующие импульсы декрементируют счетчик на 2. По истечении времени, выход становится низким и счетчик с полным заданием перезагружается. Первый тактовый импульс (следующий за перезагрузкой) декрементирует счетчик на 3, а все последующие импульсы - на 2. Процесс продолжается до окончания счета, затем весь процесс повторяется. Таким образом, если задание N нечетно, выход будет высоким для $(N+1)/2$ отсчетов и низким для $(N-1)/2$ отсчетов.

Режим 4. Программно управляемый строб

После выбора режима, выход счетчика будет высоким. При загрузке счета, счетчик начнет счет. По достижении конца счета, выход перейдет в низкий уровень на время одного периода входного тактового сигнала, а затем опять перейдет в высокое состояние. Если перезагрузить регистр счета во время счета, новое задание счетчика загрузится по следующему импульсу входного тактового сигнала. Счет будет запрещен, пока входной сигнал управления будет низким.

Режим 5. Аппаратно управляемый строб

Счетчик начинает счет по переднему фронту сигнала запуска и по достижении конца счета переходит в низкий уровень на время одного периода тактового сигнала. В этом режиме счетчик перезапускаемый.

А.4. Операции счетчика

Операция чтения/записи

Прежде чем записать начальный счет в каждый счетчик, необходимо сначала в байте управления определить тип операции: чтение или запись, режим работы и тип счетчика и записать байт управления в регистр управления [BASE + 30(Dec)].

Так как регистр баята управления и все регистры чтения/записи имеют свои адреса, и каждый байт управления определяет (SC1 и SC0) соответствующий счетчик, нет каких-либо особых инструкций по последовательности операций. Приемлема любая последовательность программирования, удовлетворяющая спецификации 8254

Существует три типа операций со счетчиком: чтение/запись МЗБ, чтение/запись МЗБ и чтение/запись СЗБ после чтения/записи МЗБ. Важно производить операции чтения/записи попарно и отслеживать порядок байтов.

Команда обратного чтения

Команда обратного чтения 8254 позволяет проверять счет, программируемый режим, текущее состояние выхода счетчика и флаг NC (нулевой счет) выбранного счетчика. Эта команда записывается в регистр слова управления. Формат команды см. в начале раздела.

Команда обратного чтения может защелкивать выходные защелки составного счетчика. Просто установите бит CNT в 0 и выберете желаемый счетчик. Эта команда функционально эквивалентна составным командам защелки счетчика, одна на все закрывающие счетчик.

Команда обратного чтения может также фиксировать информацию состояния для выбранного счетчика установкой бита STA=0. Чтобы прочитать регистр состояния, он должен быть заблокирован. Информация состояния какого-либо счетчика доступна по команде чтения из соответствующего счетчика. Формат команды описан в начале главы.

Операция защелки счетчика

Пользователи часто хотят считать значение счетчика, не нарушая процесса счета. Это делается защелкой величины счета определенного счетчика и последующим чтением этой величины.

Микросхема 8254 поддерживает два способа защелки счетчика. Первый способ – установить биты RW1 и RW0 в 0. Это защелкивает величину счета выбранного счетчика в 16-битном регистре. Второй способ – выполнить операцию защелки при выполнении команды обратного чтения. Установить биты SC1 и SC0 в 1, а CNT = 0. Второй метод имеет преимущество одновременного оперирования с несколькими счетчиками. Последующая команда чтения выбранного счетчика вернет защелкнутую величину.

A.5. Область применения счетчика

Схема 8254 совместимого программируемого интервального таймера/счетчика на плате PCI-1751 является очень полезным устройством. Вы можете программировать Таймеры 1 и 2 как таймеры, счетчики событий, генераторы прямоугольных сигналов или как сторожевой таймер, генерирующий регулярные прерывания через определенные интервалы времени.

Приложение Б. Формат регистров PCI-1751

Адрес смещения (десятич.)	Назначение	
	Чтение	Запись
0	Порт A0	Порт A0
1	Порт B0	Порт B0
2	Порт C0	Порт C0
3		Конфигурация Порта 0
4	Порт A1	Порт A1
5	Порт B1	Порт B1
6	Порт C1	Порт C1
7		Конфигурация Порта 1
8...23	Зарезервировано	Зарезервировано
24	Счетчик 0 8254	Счетчик 0 8254
25	Счетчик 1 8254	Счетчик 1 8254
26	Счетчик 2 8254	Счетчик 2 8254
27		Управляющий регистр 8254
28	Зарезервировано	Зарезервировано
29	Зарезервировано	Зарезервировано
30	Зарезервировано	Зарезервировано
31	Зарезервировано	Зарезервировано
32	Регистр состояния прерывания	Регистр управления прерыванием