

# **PCI-1753/1753E**

**96/192-канальная плата цифрового  
ввода/вывода для шины PCI**

---

**Руководство пользователя**

**ADVANTECH**

Advantech Co., Ltd.

## **Авторские права**

Авторским правом на настоящую документацию и программное обеспечение, поставляемое с описываемым продуктом, с 1999 года обладает Advantech Co., Ltd. Все права защищены. Advantech Co., Ltd. оставляет за собой право вносить любые изменения в продукт, описанный в настоящем руководстве в любое время без дополнительного уведомления.

Никакая часть настоящего руководства не может быть воспроизведена, скопирована, переведена или передана в любой форме и любыми средствами без предварительного письменного разрешения фирмы ПРОСОФТ. Информация, представленная в настоящем руководстве, рассматривается производителем как точная и проверенная. Однако Advantech Co., Ltd. не несет никакой ответственности ни за характер ее использования, ни за нарушение авторских прав других фирм в результате ее некорректного использования.

## **Торговые марки**

PC-LabCard является торговой маркой Advantech Co., Ltd. IBM и PC являются торговыми марками International Business Machines Corporation. MS-DOS и Windows являются торговыми марками Microsoft Corporation. Intel и Pentium являются торговыми марками Intel Corporation.

## **Маркировка CE**

Плата PCI-1753/1753E, разработанная Advantech CO., LTD., удовлетворяет европейским нормам совместимости (CE), при условии, что для внешней разводки используются экранированные кабели. Мы рекомендуем использовать такого рода экранированные кабели, которыми Advantech также располагает. За информацией для заказа обращайтесь к местному поставщику.

## **Оперативная техническая поддержка.**

Для получения технической поддержки просим обращаться на наш web-сайт службы поддержки  
<http://eservice.advantech.com.tw/eservice/>

## Содержание

Глава 1. Общие сведения.....	3
1.1. Введение .....	3
1.2. Основные характеристики .....	5
1.3. Область применения.....	5
1.4. Спецификация.....	6
1.5. Назначение контактов соединителя .....	7
1.6. Структурная схема PCI-1753/1753E.....	8
Глава 2. Установка.....	9
2.1. Первичный осмотр.....	9
2.2. Распаковка .....	9
2.3. Перемычки.....	10
2.3.1. Установки перемычек для программной настройки портов на ввод или вывод .....	10
2.3.2. Использование перемычек для назначения портов портами вывода .....	11
2.3.3. Перемычка JP1. Восстановление портами состояния до перезагрузки.....	11
2.4. Инструкции по установке .....	13
Глава 3. Работа с платой.....	15
3.1. Обзор.....	15
3.2. Порты цифрового ввода/вывода .....	15
3.2.1. Введение.....	15
3.2.2. ППИ 8255 Режим 0.....	15
3.2.3. Управление вводом/выводом .....	16
3.2.4. Первоначальные установки .....	16
3.2.5. Дискретный ввод - сухие контакты .....	17
3.3. Функция прерывания.....	19
3.3.1. Введение.....	19
3.3.2. Уровень прерываний.....	19
3.3.3. Регистры управления прерыванием.....	19
3.3.4. Управление источником прерывания .....	22
3.3.5. Управление запускающим перепадом сигнала прерывания.....	23
3.3.6. Бит флага прерывания.....	23
3.3.7. Функция прерывания «соответствие шаблону» .....	23
3.3.8. Функция прерывания «изменение состояния» .....	25
Приложение А. Формат регистров.....	26
А.1. Формат регистров PCI-1753 .....	26
А.2. Формат регистров PCI-1753E .....	27
Приложение Б. Кабель PCL-10268.....	29

## **Глава 1. Общие сведения**

### **1.1. Введение**

---

PCI-1753 является 96-канальной платой цифрового ввода/вывода для шины PCI, количество каналов которой может быть увеличено до 192 каналов цифрового ввода/вывода подключением платы расширения PCI-1753E. Плата эмулирует Режим 0 схемы программируемого периферийного интерфейса 8255 (далее ППИ), а буферные цепи платы PCI-1753 обеспечивают большую производительность в сравнении с ППИ 8255. Для обеспечения 96 каналов цифрового ввода/вывода каналы разделены на двенадцать 8-битных портов: A0, B0, C0, A1, B1, C1, A2, B2, C2, A3, B3 и C3. Каждый порт может быть программно сконфигурирован либо как порт ввода либо как порт вывода.

#### **Поддержка спецификации Plug-and-Play**

Для связи с шиной PCI плата PCI-1753 использует контроллер, полностью удовлетворяющий спецификации шины PCI Rev 2.1. Все соответствующие шинные установки, такие как назначение базового адреса и прерывания выполняются автоматически программным обеспечением.

#### **Поддержка дискретного ввода типа сухой контакт**

Каждый канал цифрового ввода поддерживает как ввод напряжения +5 В, так и прием сигнала типа «сухой контакт». Способность принимать сухой контакт позволяет каналу отвечать на изменения во внешних цепях, где нет напряжения, например: замыкание переключателя.

#### **Безопасность перезагрузки системы**

При «горячем» перезапуске системы (без отключения питания) плата PCI-1753/1753E, в зависимости от положения перемычек, может либо сохранять последние настройки портов ввода/вывода и значения выходных каналов, либо возвращаться в состояние стандартной конфигурации. Эта функция защищает систему от ложных срабатываний во время непредвиденных перезагрузок.

## **Обеспечение более быстрого отклика системы благодаря функциям прерывания**

Две линии каждого порта С (С0, С1, С2 и С3) подключены к схеме управления прерыванием. «Регистр управления прерываниями» PCI-1753/1753E определяет то, как приходящие по этим линиям сигналы, будут генерировать прерывания. Одновременно может быть сгенерировано более одного сигнала запроса на прерывание, после чего программное обеспечение может обслужить эти сигналы запроса с помощью подпрограммы обслуживания прерываний. Эти многочисленные источники прерываний наделяют плату большей производительностью и гибкостью.

Плата PCI-1753/1753E обеспечивает функцию прерывания «соответствие шаблону» для порта А0. Плата отслеживает состояние порта А0 и сравнивает его значение с заданным шаблоном. Когда полученное состояние соответствует заданному шаблону, PCI-1753/1753E генерирует прерывание.

Порт В0 имеет функцию прерывания «изменение состояния». При изменении состояния любой линии порта В0 плата генерирует прерывание управляющей системе.

Данные функции освобождают центральный процессор от необходимости опрашивать все точки ввода/вывода, позволяя компьютеру обрабатывать большее количество точек ввода/вывода с более высокой производительностью.

## **Сокращение издержек при увеличении количества линий ввода/вывода**

В промышленных системах на сегодняшний день требуется все больше и больше линий цифрового ввода/вывода для сбора и передачи данных, контроля и управления внешними устройствами. Исходя из этой тенденции и соображений экономии средств пользователя, Advantech разработала для платы PCI-1753 плату расширения PCI-1753E. Плата PCI-1753E отличается от PCI-1753 лишь отсутствием контроллера интерфейса PCI. Плата PCI-1753E использует контроллер интерфейса платы PCI-1753 и подключается посредством 10-см плоского кабеля. Таким образом, пользователь экономит средства, при увеличении вдвое числа линий ввода/вывода.

## **Принадлежности**

Плата PCI-1753/1753E использует 100-контактный соединитель типа SCSI. Подключение сигналов к плате PCI-1753 значительно облегчается подключением двух клеммных модулей ADAM-3968 посредством переходного кабеля PCL-10268 (100-контактный в два 68-контактных соединителя SCSI). Адаптером ADAM-3968 обеспечивается легкий доступ к каждому контакту 68-контактного SCSI-разъема. Для подключения к платам PCI-1753/1753E плат нижнего уровня, таких как PCLD-782B и PCLD-785B используется модуль перехода ADAM-3968/50, который преобразует 68-контактный соединитель типа SCSI в два орто-22 совместимых 50-контактных соединителя.

## **1.2. Основные характеристики**

---

- \* 96/192 канала дискретного ввода/вывода уровня TTL
- \* Эмуляция ППИ 8255 в Режиме 0
- \* Наличие буферных схем для обеспечения большей чем у ППИ 8255 пропускной способности
- \* Обслуживание нескольких источников прерываний
- \* Запуск внешних устройств посредством вывода сигнала прерывания
- \* 100-контактный SCSI-разъем высокой плотности
- \* Чтение состояния каналов вывода
- \* Функции прерываний «соответствие шаблону» и «изменение состояния» для мониторинга каналов ввода/вывода в ответственных применениях
- \* Сохраняет установки порта ввода/вывода и состояния выходов после «горячей» перегрузки системы.
- \* Поддержка ввода «сухих» контактов

## **1.3. Область применения**

---

- \* Контроль и управление промышленными устройствами
- \* Контроль и управление реле и др. коммутационными устройствами
- \* Параллельная передача данных
- \* Контроль сигналов TTL-, DTL-, CMOS-логики
- \* Управление индикаторными светодиодами

## 1.4. Спецификация

<b>Каналы ввода/вывода</b>	96 линий ввода/вывода (PCI-1753) 192 линий ввода/вывода (с платой расширения PCI-1753E)
<b>Режим программирования</b>	Режим 0 ППИ 8255
<b>Входной сигнал</b>	Уровень логического 0: не более 0,8 В Уровень логической 1: не менее 2,0 В
<b>Выходной сигнал</b>	Уровень логической 1: не более 2,4 В, нагрузочная способность 15 мА Уровень логического 0: не менее 0,4 В, нагрузочная способность 24 мА
<b>Скорость передачи</b>	1,6 МБайт/сек (ОС: DOS, процессор: K6 300MHz CPU)
<b>Потребляемая мощность</b>	+5 В при 400 мА ном. +5 В при 2,7 А макс.
<b>Диапазон рабочих температур</b>	0...+70 °С
<b>Температура хранения</b>	-20...+80 °С
<b>Относительная влажность</b>	5...95 % без конденсации
<b>Соединительный разъем</b>	100-контактный разъем SCSI (гнездовая часть)
<b>Размеры</b>	PCI-1753: 175 x 100 мм PCI-1753E: 175 x 100 мм
<b>Время наработки на отказ</b>	не менее 75 013 часов при 25°С

## 1.5. Назначение контактов соединителя

Таблица 2.1. Назначение контактов соединителя

PA00	1	50	PA20
PA01	2	51	PA21
PA02	3	52	PA22
PA03	4	53	PA23
PA04	5	54	PA24
PA05	6	55	PA25
PA06	7	56	PA26
PA07	8	57	PA27
PB00	9	58	PB20
PB01	10	59	PB21
PB02	11	60	PB22
PB03	12	61	PB23
PB04	13	62	PB24
PB05	14	63	PB25
PB06	15	64	PB26
PB07	16	65	PB27
PC00	17	66	PC20
PC01	18	67	PC21
PC02	19	68	PC22
PC03	20	69	PC23
PC04	21	70	PC24
PC05	22	71	PC25
PC06	23	72	PC26
PC07	24	73	PC27
GND	25	75	GND
PA10	26	76	PA30
PA11	27	77	PA31
PA12	28	78	PA32
PA13	29	79	PA33
PA14	30	80	PA34
PA15	31	81	PA35
PA16	32	82	PA36
PA17	33	83	PA37
PB10	34	84	PB30
PB11	35	85	PB31
PB12	36	86	PB32
PB13	37	87	PB33
PB14	38	88	PB34
PB15	39	89	PB35
PB16	40	90	PB36
PB07	41	91	PB37
PC10	42	92	PC30
PC11	43	93	PC31
PC12	44	94	PC32
PC13	45	95	PC33
PC14	46	96	PC34
PC15	47	97	PC35
PC16	48	98	PC36
PC17	49	99	PC37
VCC	50	100	VCC

Контакт	Назначение
PA00... PA07	Порт А0
PA10... PA17	Порт А1
PA20... PA27	Порт А2
PA30... PA37	Порт А3
PB00... PB07	Порт В0
PB10... PB17	Порт В1
PB20... PB27	Порт В2
PB30... PB37	Порт В3
PC00... PC07	Порт С0
PC10... PC17	Порт С1
PC20... PC27	Порт С2
PC30... PC37	Порт С3
GND	Земля
VCC	Вывод напряжения +5 В

Рис 2.3. 100-контактный разъем PCI-1753



## 1.6. Структурная схема PCI-1753/1753E

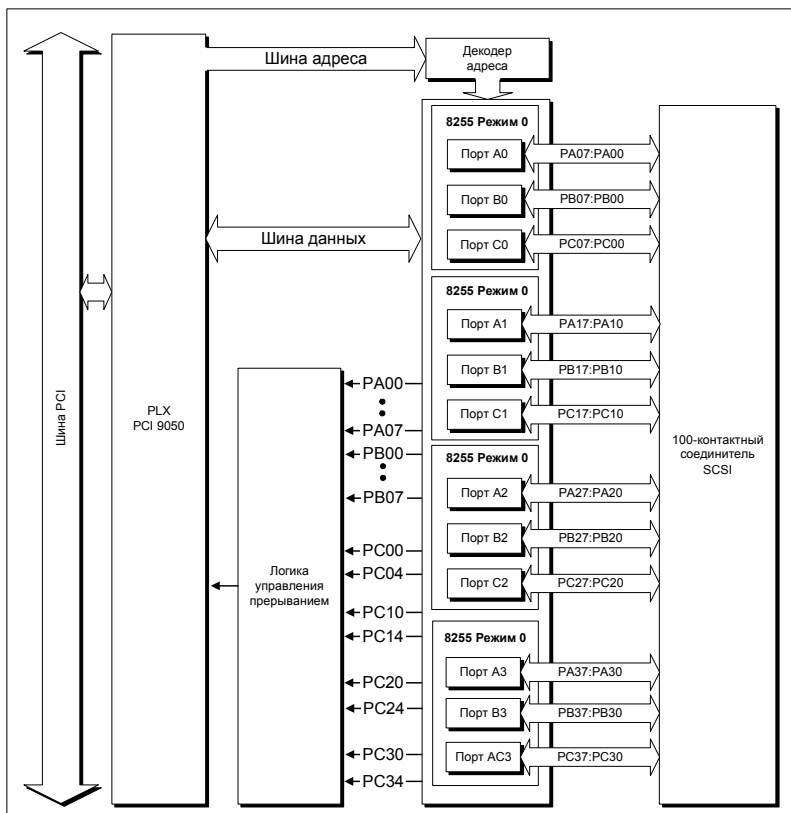


Рис. 2.2. Структурная схема PCI-1753/1753E

## **Глава 2. Установка**

### **2.1. Первичный осмотр**

---

Перед установкой PCI-1753/1753E проверьте плату на предмет видимых повреждений. Перед отправкой плата была тщательным образом механически и электрически проверена. По получении она не должна содержать никаких отметок и должна быть исправна.

Сразу после распаковки платы PCI-1753/1753E проверьте ее на предмет повреждений, связанных с перевозкой (повреждения упаковки, царапины, вмятины и т. п.). Если она повреждена или не полностью укомплектована, немедленно известите наш сервисный отдел или наше местное торговое представительство, а также незамедлительно вызовите доставщика и сохраните коробку и упаковочный материал для предъявления доставщику. В этом случае мы примем меры к восстановлению или замене устройства.

### **2.2. Распаковка**

---

Плата PCI-1753/1753E содержит компоненты, чувствительные к статическому электричеству. Перед тем как взять плату в руки, снимите статический заряд, прикоснувшись к любому заземленному металлическому предмету, например к задней панели системного блока.

Взявшись за крепежную скобку, выньте плату из защитной упаковки. Чтобы избежать статического разряда, который может повредить интегральные схемы, держите плату только за ее края. Сохраняйте антистатическую упаковку. Всякий раз, когда Вы вынимаете плату из компьютера, храните плату в этой защитной упаковке.

Также необходимо избегать контакта с материалами, которые могут накапливать статическое электричество, такими как пластик, винил, пенопласт.

Проверьте содержимое упаковки. Внутри упаковки платы PCI-1753 должна быть сама плата, настоящее руководство и CD-ROM. Внутри упаковки платы PCI-1753E должна быть сама плата и 20-контактный плоский кабель длиной 10см. Убедитесь в комплектности поставки.

## 2.3. Перемычки

Плата PCI-1753 разработана простой в использовании. Плата поддерживает спецификацию "plug and play", то есть все соответствующие шинные установки, такие как назначение базового адреса и прерывания выполняются автоматически программным обеспечением. На плате PCI-1753 всего лишь две функции определяются 17-ю перемычками и лишь одна функция – 16-ю перемычками на плате PCI-1753E. В следующем разделе описывается конфигурирование платы с помощью перемычек. На следующем рисунке показано местоположение перемычек

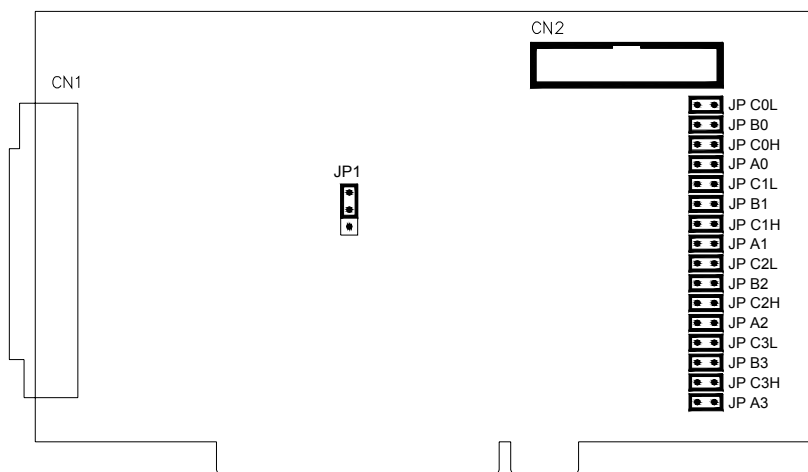


Рис 2.1. Расположение перемычек на плате PCI-1753/1753E

### 2.3.1. Установки перемычек для программной настройки портов на ввод или вывод

Если контакты перемычек JPA0, JPB0, JPC0L, JPC0H, JPA1, JPB1, JPC1L, JPC1H, JPA2, JPB2, JPC2L, JPC2H, JPA3, JPB3, JPC3L или JPC3H не закорочены (установкой перемычки), соответствующие порты определяются как порты ввода или вывода посредством программного обеспечения (JPA0 – соответствует порту A0, JPB0 – порту B0 и т. д.). Если перемычка JP1 не установлена, (не замыкает два верхних контакта), все порты, сконфигурированные программно, во время загрузки или перезагрузки системы автоматически

определяются как порты ввода с входным сигналом логической 1 (высокий уровень)

### **2.3.2. Использование перемычек для назначения портов портами вывода**

Закорачивание контактов перемычек JPA0, JPB0, JPC0L, JPC0H, JPA1, JPB1, JPC1L, JPC1H, JPA2, JPB2, JPC2L, JPC2H, JPA3, PB3, JPC3L и JPC3H определяет соответствующие порты как порты вывода (JPA0 – соответствует порту A0, JPB0 – порту B0 и т. д.). Закорачивание контактов перемычки соответствующего порта запрещает программное конфигурирование как порта ввода. Первоначальное состояние каждого порта после подачи питания или перезагрузки компьютера будет логический 0 (напряжение низкого уровня) при условии, что перемычка JP1 не определяет иное (См. раздел ниже).





### **2.3.3. Перемычка JP1. Восстановление портами состояния до перезагрузки**

Перемычка JP1 наделяет плату PCI-1753/1753E новой полезной функцией. При установленной перемычке JP1 (т.е. закорочены два нижних контакта JP1), плата «запоминает» установки портов ввода/вывода и значения всех выходов, и в случае «горячей перезагрузки», установки и величины выходных сигналов каждого канала восстанавливаются такими, какими были непосредственно перед перезапуском. Данная функция работает как с портами, определяемыми программно, так и с портами, сконфигурированными как порты вывода посредством перемычек. Эта особенность позволяет плате, в зависимости от приложения, перезагружаться без полной остановки процессов, контролируемых платой (так как выходные значения портов остаются неизменными и прерываются лишь на непродолжительное время).

Полная потеря питания платой очищает память. Таким образом, даже если перемычка JP1 «установлена» и прекратится питание платы, первоначальным состоянием платы по включении питания будет состояние входного сигнала высокого уровня для портов ввода, конфигурируемых программно, и состояние с напряжением низкого уровня выходного сигнала для портов вывода, конфигурируемых перемычками.

Если переключатель JP1 не установлена (не замкнуты два верхних контакта), и выключение питания и перезагрузка системы ведет к состоянию входного сигнала высокого уровня для портов ввода, конфигурируемых программно, и состоянию с напряжением низкого уровня выходного сигнала для портов вывода, конфигурируемых переключателями.

**Таблица 2.1. Установки переключателей**

Переключатель	Назначение	Функция	
JPA0, JPA1, JPA2, JPA3 JPB0, JPB1, JPB2, JPB3 JPC0L, JPC1L, JPC2L, JPC3L  JPC0H, JPC1H, JPC2H, JPC3H	порты A0, A1, A2, A3		Определяет порт как порт вывода
	порты B0, B1, B2, B3  порты C0, C1, C2, C3 (младший полубайт)		Позволяет программно конфигурировать порт как порт ввода или вывода
JP1		 1	Включает функцию защиты от последствий перезагрузки. После перезагрузки все порты возвращаются в состояние, непосредственно предшествовавшее перезагрузке
		 1	Выключает функцию защиты от последствий перезагрузки. После перезагрузки все программно конфигурируемые порты возвращаются в состояние по умолчанию, а порты вывода, регулируемые переключателями – в состояние низкого уровня выходного сигнала

## 2.4. Инструкции по установке

---

Плата PCI-1753/1753E может устанавливаться в любой PCI-слот компьютера. Тем не менее, во избежание каких-либо ошибок, прежде чем последовать приведенным ниже инструкциям по установке, изучите руководство пользователя компьютера.

1. Выключите компьютер и все, подключенные к нему периферийные устройства.



**Внимание!** *ВЫКЛЮЧАЙТЕ компьютер всякий раз, когда вставляете/вынимаете плату или присоединяете/отсоединяете кабель.*

2. Отсоедините шнур питания, а также все кабели от задней панели компьютера.
3. Снимите крышку компьютера.
4. Выберите любой свободный PCI-слот. Если вам необходимо установить расширенную плату PCI-1753E, для управления более чем 96 портами ввода/вывода, найдите два смежных 5 вольтовых PCI слота. Удалите винт, который крепит заглушку слота расширения к системному блоку. Не выбрасывайте винт, так как этим же винтом плата крепится к системному блоку.
5. Осторожно возьмитесь за верхний край платы. Выровняйте крепежную скобку платы с отверстием на корпусе компьютера, а краевой разъем платы с гнездом слота расширения. Осторожно, но с усилием надавите на плату в направлении гнезда. Убедитесь, что плата крепко сидит в гнезде.
  - 5.1. Повторите 5 пункт для PCI-1753E.
  - 5.2. Соедините платы PCI-1753 и PCI-1753E посредством 10-см 20-контактного плоского кабеля, который входит в комплект поставки PCI-1753E.



**Внимание!** *Обратите внимание, на, что первый контакт разъема кабеля должен соответствовать первому контакту разъема CN2 на PCI-1753/1753E. (первый контакт помечен символом «▼» на каждом разъеме)*

6. Закрепите плату, привинтив крепежную скобку к задней панели компьютера.
7. Присоедините к плате необходимые принадлежности (кабель со 100-контактным разъемом типа SCSI, клеммник и т. п.).
8. Закройте крышку компьютера. Подсоедините кабели, удаленные при выполнении п. 2.
9. Включите питание компьютера.

## **Глава 3. Работа с платой**

### **3.1. Обзор**

---

Настоящая глава описывает эксплуатационные характеристики платы PCI-1753/1753E. Поставляемый с платой драйвер позволяет пользователю получить доступ ко всем ресурсам платы, минуя процесс низкоуровневого программирования (исчерпывающая информация в Руководстве пользователя на поставляемый с платой драйвер). В данной главе содержится полезная информация для желающих произвести низкоуровневое программирование платы самостоятельно.

### **3.2. Порты цифрового ввода/вывода**

---

#### **3.2.1. Введение**

Каждая из плат PCI-1753 и PCI-1753E эмулирует в Режиме 0 четыре микросхемы программируемого периферийного интерфейса, причем с более высокой пропускной способностью в сравнении со стандартной микросхемой ППИ 8255. Каждая микросхема 8255 имеет 24 программируемых канала ввода/вывода, которые образуют три 8-разрядных порта. В общей сложности платы PCI-1753 и PCI-1753E дают 96 каналов ввода/вывода, которые образуют 12 портов, обозначенных как PA0, PB0, PC0, PA1, PB1, PC1, PA2, PB2, PC2, PA3, PB3 и PC3. Каждый порт может программироваться либо как порт ввода, либо как порт вывода. Выводы Порта A0 обозначены как PA00, PA01,..., PA07; выводы Порта B0 обозначены как PB00, PB01,..., PB07, и т. д. Данные имена портов используются как в настоящем руководстве, так и в программном обеспечении. См. раздел 1.5. Назначение контактов соединителя.

#### **3.2.2. ППИ 8255 Режим 0**

Основные характеристики Режимы 0 ППИ 8255 в себя включают:

- два 8-битных порта ввода/вывода – Порт А (РА) и Порт В (РВ)
- Порт С разделен на два полубайтных порта ввода/вывода: РС старший и РС младший
- любой порт может использоваться либо как порт ввода, либо как порт вывода
- выходные данные порта могут быть считаны



### 3.2.3. Управление вводом/выводом

Если порты не определены переключками как порты вывода, для программного определения порта на ввод или вывод, необходимо записать управляющее слово в регистр конфигурации порта (Base + 3, 7, 11 и 15 для Портов 0, 1, 2 и 3 соответственно на плате PCI-1753 и Base + 35, 39, 43 и 47 для Портов 0, 1, 2, и 3 соответственно на плате PCI-1753E). Установки переключек см. в разделе 2.3. Таблица 3.1. иллюстрирует формат управляющего слова.

Таблица 3.1. Битовая карта регистра конфигурации

D7	D6	D5	D4	D3	D2	D1	D0
–	–	–	Порт А	Порт С старший полубайт	–	Порт В	Порт С младший полубайт
			0 - вывод 1- ввод	0 - вывод 1- ввод		0- вывод 1- ввод	0 - вывод 1 - ввод

**Примечание.** Запись управляющего слова не будет иметь никакого эффекта, если соответствующий порт определен как порт вывода с помощью переключки.

**Внимание!** *Перед определением какого-либо порта как порта вывода посредством программного обеспечения убедитесь, что была также определена корректная выходная величина. Выходное напряжение на выходе появится сразу после вступления в силу управляющего слова. Если выходная величина не была определена, напряжение на выходе будет неопределенным (либо 0, либо 1), что может служить причиной возникновения опасной ситуации.*



### 3.2.4. Первоначальные установки

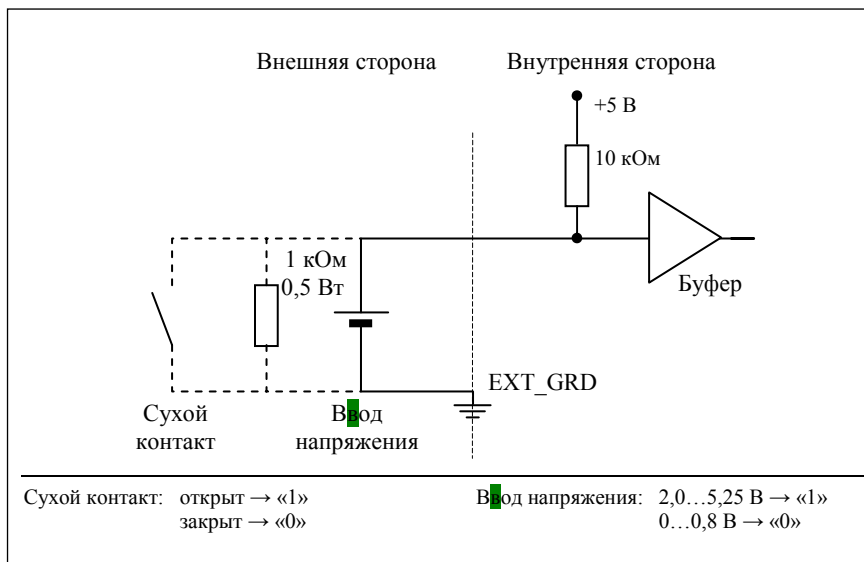
Первоначальная конфигурация каждого порта зависит от положения переключки соответствующего порта ввода/вывода, от положения переключки JP1 и от того была ли система перегружена или же питание компьютера было полностью отключено.

Если переключатель JP1 не установлена, все порты, сконфигурированные программно, во время загрузки или перезагрузки системы автоматически определяются как порты ввода с входным сигналом логической 1 (высокий уровень). Все порты, определенные переключателями как порты вывода, при загрузке или перезагрузке системы определяются как порты вывода с выходным сигналом логического нуля (0 В) на всех выводах порта.

Если переключатель JP1 установлена, после перезагрузки все порты вернутся в состояние, в котором они были непосредственно перед перезагрузкой. Для возврата портов в свои предшествовавшие перезагрузке состояния, перезагрузка должна быть «горячей», то есть питание не отключается. В противном случае, плата ведет себя, как если бы переключатель JP1 была отключена. Более подробная информация в разделе 2.3. Переключки.

### **3.2.5. Дискретный ввод - сухие контакты**

Каждый канал цифрового ввода принимает либо сигнал типа сухой контакт, либо сигнал напряжения + 5 В. Способность принимать сухой контакт позволяет каналу отвечать на изменения во внешних цепях, где нет напряжения, например замыкание переключателя. Рисунок 3.1. показывает внешнюю цепь с вводом напряжения и входом сухого контакта, подключенных как источники цифрового ввода к одному из каналов цифрового ввода платы.



**Рис. 3.1. Сухой контакт и ввод напряжения**

**Примечание.** Если используется ввод напряжения и внутреннее сопротивление источника напряжения достаточно велико (более 1,5 кОм), это может служить причиной некорректной работы. Во избежание повышения внутреннего напряжения источника, рекомендуется параллельно источнику напряжения подключить сопротивление 1,5 кОм.

## 3.3. Функция прерывания

### 3.3.1. Введение

Две линии каждого порта ввода/вывода С, а также порты А0 и В0 подключены к схеме прерывания. Регистр управления прерыванием (раздел 3.3.3.) платы PCI-1753/1753E определяет то, как комбинация сигналов будет генерировать прерывания. Одновременно могут быть сгенерированы шесть сигналов запроса на прерывание, после чего программное обеспечение может обслужить эти шесть запросов с помощью подпрограммы обслуживания прерываний (ПОП). Эти многочисленные источники прерываний наделяют плату большей производительностью и гибкостью.

### 3.3.2. Уровень прерываний

Уровень прерываний определяется BIOS и хранится в контроллере шины PCI. Пользователям нет необходимости устанавливать уровень прерывания самостоятельно. Настоящей платой используется только один уровень прерывания, не смотря на то, что она имеет шесть источников прерываний.

### 3.3.3. Регистры управления прерыванием

Регистры управления прерыванием (Base + 16, 17, 18 и 19 для платы PCI-1753, и Base + 48, 49, 50 и 51 для платы PCI-1753E) управляют источниками, фронтами и флагами сигнала прерывания. Таблица 3.2. представляет битовую карту каждого регистра управления прерыванием. Данные могут быть, как записаны в регистр, так считаны из него. При записи в один из регистров последний используется как регистр управления, при считывании – как регистр состояния.

**Таблица 3.2. Битовая карта регистра управления прерыванием**

Адрес смещения (десятич.)	Данные								Описание
	D7	D6	D5	D4	D3	D2	D1	D0	
+16/48	F0	E0	M01	M00	F02	M2	F01	M1	Порт 0
+17/49	F1	E1	M11	M10	–	–	–	–	Порт 1
+18/50	F2	E2	M21	M20	–	–	–	–	Порт 2
+19/51	F3	E3	M31	M30	–	–	–	–	Порт 3

Здесь:

**Mn0 и Mn1** – биты выбора режима Порта Cn ( $n = 0 \dots 3$ );

**M1** – управляющий бит, включающий функцию прерывания «соответствие шаблону» порта A0;

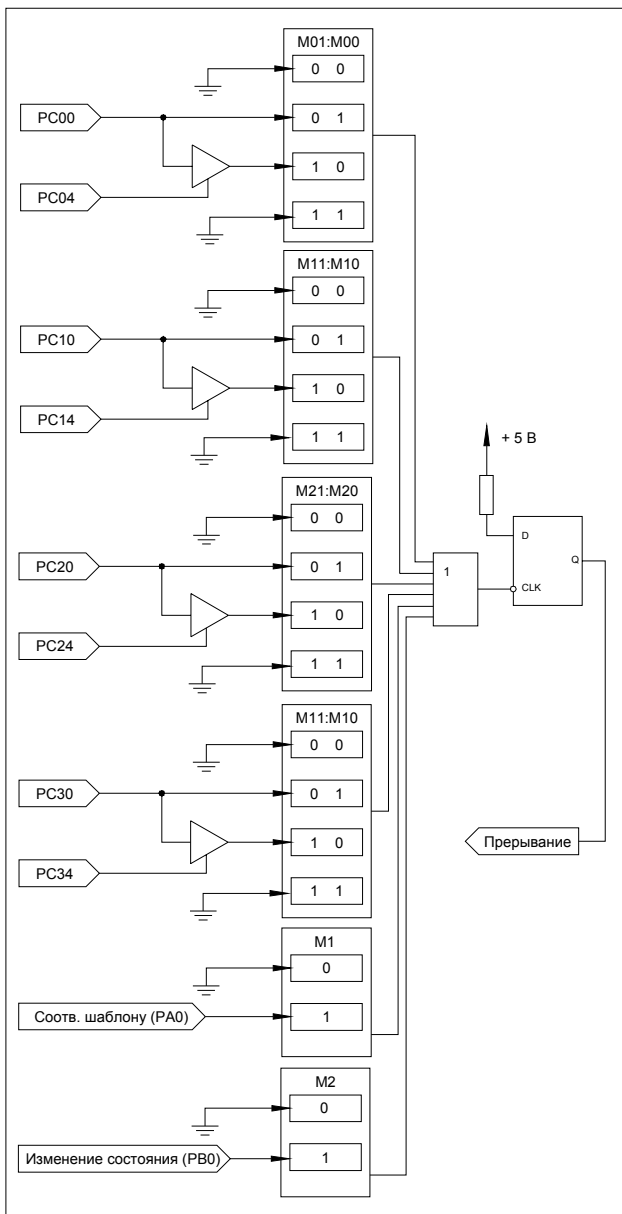
**M2** – управляющий бит, включающий функцию прерывания «изменение состояния» порта B0;

**En** – управление фронтом сигнала запуска ( $n = 0 \dots 3$ );

**Fn** – бит флага прерываний порта Cn ( $n = 0 \dots 3$ );

**F01** – бит флага прерывания «соответствие шаблону» порта A0;

**F02** – бит флага прерывания «изменение состояния» порта B0.



**Рис. 3.2. Источники прерываний**

### 3.3.4. Управление источником прерывания

Биты «выбора режима» в регистрах управления прерыванием определяют допустимые источники сигналов генерирующих прерывание. Для платы PCI-1753, биты 4 и 5 регистра Base+16 определяют источник прерываний для Порта С0, а биты 4 и 5 регистра Base+17 определяют источник прерываний для Порта С1 и так далее, как это показано выше на рис. 3.3. Источники прерываний. Благодаря совместному использованию с платой PCI-1753 одного контроллера шины PCI, источники прерываний платы PCI-1753E управляются регистром управления прерываний PCI-1753. Бит 4 и 5 Base+48 определяют источник прерываний для Порта С0 на PCI-1753E, биты 4 и 5 Base+49 определяют источник прерываний для Порта С1 и так далее. Адреса регистров управления соответствующих источников прерываний для каждого порта С см. в Приложении А.

Таблица 3.3. показывает зависимость источника прерываний от значения битов выбора режима

**Таблица 3.3. Биты управления режимом прерывания**

Base+16/48		Порт 0	Base+17/49		Порт 1
M01	M00	Описание	M11	M10	Описание
0	0	Запретить прерывание	0	0	Запретить прерывание
0	1	Источник – PC00	0	1	Источник – PC10
1	0	Источник – PC00&PC04	1	0	Источник – PC10&PC14
1	1	Запретить прерывание	1	1	Запретить прерывание
Base+18/50		Порт 2	Base+19/51		Порт 3
M21	M20	Описание	M31	M30	Описание
0	0	Запретить прерывание	0	0	Запретить прерывание
0	1	Источник – PC20	0	1	Источник – PC30
1	0	Источник – PC20&PC24	1	0	Источник – PC30&PC34
1	1	Запретить прерывание	1	1	Запретить прерывание

### 3.3.5. Управление запуском перепадом сигнала прерывания

Прерывание может быть инициализировано либо передним, либо задним фронтом сигнала прерывания, что определяется величиной записанной в бит «управления запуском перепадом», в регистре управления прерыванием, как показано в таблице 3.4.

Таблица 3.4. Бит выбора запускающего перепада

Eadn (n = 0...3)	Запускающий перепад сигнала прерывания
1	Запуск по переднему фронту
0	Запуск по заднему фронту

### 3.3.6. Бит флага прерывания

Бит «флаг прерывания» показывает состояние прерывания. Бит имеет атрибут «чтение/запись». Чтением этого бита можно узнать состояние прерывания, записью «1» – сбросить прерывание. Чтобы подпрограмма обслуживания прерываний могла обработать следующий входящий запрос на прерывание, бит должен быть очищен.

Таблица 3.5. Флаг прерывания

F01, F02 и Fn (n = 0...3)		Статус прерывания
Чтение	1	Есть прерывание
Чтение	0	Нет прерывания
Запись	1	Сброс прерывания
Запись	0	Не используется

**F01** – бит флага прерывания «соответствие шаблону» порта A0

**F02** – бит флага прерывания «изменение состояния» порта B0

**Fn** – бит флага прерывания порта Cn (n = 0...3)

### 3.3.7. Функция прерывания «соответствие шаблону»

Плата PCI-1753/1753E обеспечивает функцию прерывания «соответствие шаблону» порта A0. Она отслеживает состояние



каналов ввода, выбранных в регистре Base+24 (Base+56 для платы PCI-1753E), и сравнивает полученное значение состояния с предварительно установленным шаблоном, записанным в регистр Base+20 (Base+52 для платы PCI-1753E). Когда принимаемый сигнал соответствует заданному шаблону, PCI-1753/1753E генерирует прерывание. Данная функция освобождает центральный процессор от необходимости опрашивать все точки ввода/вывода, позволяя компьютеру обрабатывать большее количество точек ввода/вывода с более высокой производительностью. См. пример ниже.

**Пример 3.1.** Предположим, что функция «соответствие шаблону» включена для каналов ввода/вывода PA01, PA02, PA06 и PA07 платы PCI-1753 (то есть каналы PA00, PA03, PA04 и PA05 на плате PCI-1753 и порт A0 на плате PCI-1753E во время процесса отслеживания соответствия шаблону игнорируются). Пользователь может установить значения для выбранных входных каналов, и они будут сравниваться с текущим значением этих каналов. Последовательность действий:

- а) включите функцию прерывания «соответствие шаблону» для каналов PA01, PA02, PA06 и PA07

№ бита	7	6	5	4	3	2	1	0
Base+24	1	1	0	0	0	1	1	0

- б) запишите определенный шаблон соответствия для выбранных каналов

№ бита	7	6	5	4	3	2	1	0
Base+20	1	0	X	X	X	1	1	X

- в) включите функцию прерывания «соответствие шаблону» для порта A0 платы PCI-1753 записью «1» в 0-ой бит регистра Base+16

M1	Описание
1	Включена функция прерывания «соответствие шаблону» для порта A0
0	Выключена функция прерывания «соответствие шаблону» для порта A0

Сигнал прерывания будет сгенерирован, когда входные сигналы каналов PA01, PA02 и PA07 будут высокого уровня, а PA06 – низкого.

На этот результат не влияет состояние каналов PA00, PA03, PA04 и PA05.

### 3.3.8. Функция прерывания «изменение состояния»

Платы PCI-1753/1753E также обеспечивают функцию прерывания «изменение состояния» для порта B0. Плата отслеживает состояние каналов порта B0, выбранных в регистре Base+28 (Base+60 для PCI-1753E). Когда один из выбранных каналов меняет свое состояние, PCI-1753 передает сигнал прерывания в систему для последующего обслуживания этого события. См. пример ниже.

**Пример 4.2.** Допустим, что функция прерывания «изменение состояния» включена для каналов ввода/вывода PB01, PB02, PB06 и PB07 платы PCI-1753E (т.е. каналы PB00, PB03, PB04 и PB05 на плате PCI-1753E и порт B0 платы PCI-1753 во время процесса отслеживания изменения состояния игнорируются). Когда в каком-либо из каналов PB01, PB02, PB06 или PB07 произойдет изменение состояния, в систему будет передан сигнал прерывания. Последовательность действий:

- а) включите функцию прерывания «изменение состояния» для портов PB01, PB02, PB06 и PB07 платы PCI-1753E.

Бит#	7	6	5	4	3	2	1	0
Base+60	1	1	0	0	0	1	1	0

- б) включите функцию прерывания при изменении состояния для порта B0 платы PCI-1753E записью «1» в 2-ой бит регистра Base+48.

M1	Описание
1	Включена функция прерывания смена состояния для порта A0
0	Выключена функция прерывания смена состояния для порта A0

Сигнал прерывания будет сгенерирован, когда в каком-либо из портов PB01, PB02, PB06 или PB07 произойдет изменение состояния.

## Приложение А. Формат регистров

### А.1. Формат регистров PCI-1753

Адрес смещения (десятич.)	Назначение	
	Чтение	Запись
0	Порт А0	Порт А0
1	Порт В0	Порт В0
2	Порт С0	Порт С0
3		Регистр конфигурации Портa 0
4	Порт А1	Порт А1
5	Порт В1	Порт В1
6	Порт С1	Порт С1
7		Регистр конфигурации Портa 1
8	Порт А2	Порт А2
9	Порт В2	Порт В2
10	Порт С2	Порт С2
11		Регистр конфигурации Портa 2
12	Порт А3	Порт А3
13	Порт В3	Порт В3
14	Порт С3	Порт С3
15		Регистр конфигурации Портa 3
16	Регистр управления прерыванием для Портa 0	Регистр управления прерыванием для Портa 0
17	Регистр управления прерыванием для Портa 1	Регистр управления прерыванием для Портa 1

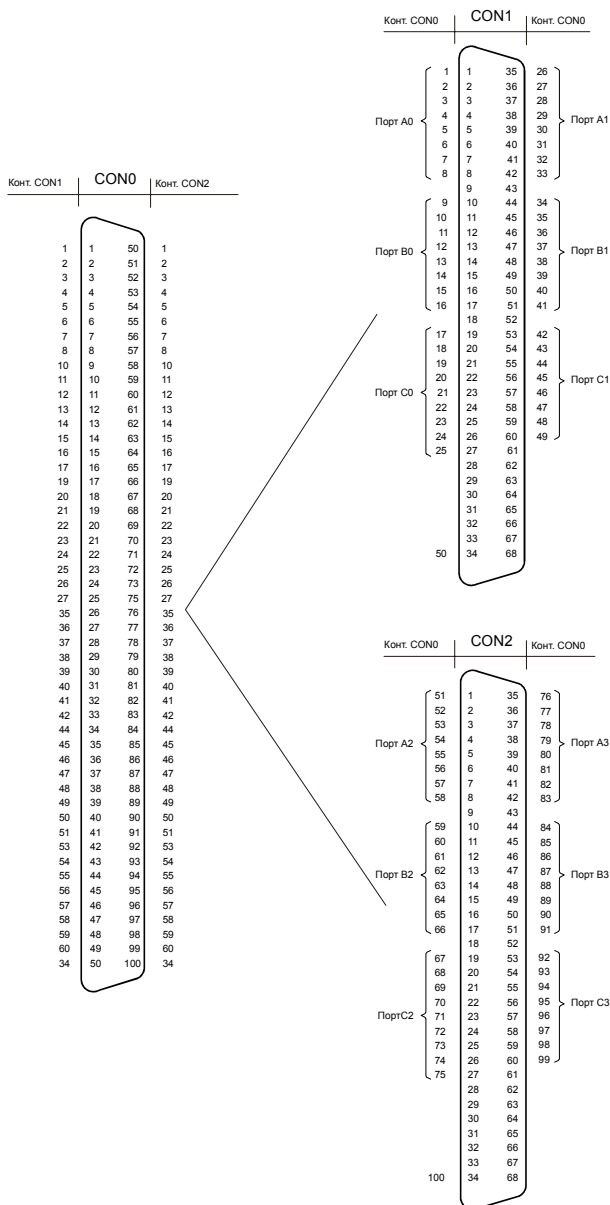
18	Регистр управления прерыванием для Порта 2	Регистр управления прерыванием для Порта 2
19	Регистр управления прерыванием для Порта 3	Регистр управления прерыванием для Порта 3
20		Регистр задания шаблона соответствия для Порта А0
24		Регистр включения функции «соответствие шаблону» для Порта А0
28		Регистр включения функции «изменение состояния» для Порта В0

## **A.2. Формат регистров PCI-1753E**

Адрес смещения (десятич.)	Назначение	
	Чтение	Запись
32	Порт А0	Порт А0
33	Порт В0	Порт В0
34	Порт С0	Порт С0
35		Регистр конфигурации Порта 0
36	Порт А1	Порт А1
37	Порт В1	Порт В1
38	Порт С1	Порт С1
39		Регистр конфигурации Порта 1
40	Порт А2	Порт А2
41	Порт В2	Порт В2
42	Порт С2	Порт С2
43		Регистр конфигурации Порта 2

44	Порт А3	Порт А3
45	Порт В3	Порт В3
46	Порт С3	Порт С3
47		Регистр конфигурации Порта 3
48	Регистр управления прерыванием для Порта 0	Регистр управления прерыванием для Порта 0
49	Регистр управления прерыванием для Порта 1	Регистр управления прерыванием для Порта 1
50	Регистр управления прерыванием для Порта 2	Регистр управления прерыванием для Порта 2
51	Регистр управления прерыванием для Порта 3	Регистр управления прерыванием для Порта 3
52		Регистр задания шаблона соответствия для Порта А0
56		Регистр включения функции «соответствие шаблону» для Порта А0
60		Регистр включения функции «изменение состояния» для Порта В0

## Приложение Б. Кабель PCL-10268



\* Здесь CON0, CON1 и CON2 - гнездовая часть разъема